

Kinetis MCU 上支持无晶振 USB

作者: Melissa Hunter

1 简介

某些新款 Kinetis 器件包含的新功能支持 USB 全速器件工作，无需外部晶振或处理器所需的振荡器。无需使用外部时钟就可以降低与开发 USB 器件应用相关的总系统成本。为了支持无晶振 USB 器件工作，这些微控制器上配置了一个 48 MHz 内部参考时钟(IRC)和一个 USB 时钟恢复电路。

本应用笔记将介绍 48 MHz IRC 和 USB 时钟恢复电路的特性，包括如何在无晶振的情况下设置全速 USB 器件。此外，还将讨论进行 USB 配置将 48 MHz IRC 用作时钟源所需的初始化，以及如何使能时钟恢复功能。

2 支持无晶振 USB 工作的片上电路

以下章节介绍用于支持无晶振 USB 工作的新增 48 MHz IRC 和 USB 时钟恢复模块的特性和使用情况。

2.1 48 MHz 内部参考时钟 (IRC48M)

USBOTG 模块需要 48 MHz 的时钟输入，因此，要想不通过外部时钟源使 USB 器件运行，首先必须添加能够生成 48 MHz 时钟的内部时钟源。为此，某些 Kinetis MCU 内部集

内容

1	简介.....	1
2	支持无晶振 USB 工作的片上电路.....	1
2.1	48 MHz 内部参考时钟(IRC48M).....	1
2.2	USB 时钟恢复	2
3	将 MCU 配置为无需晶振即可使用 USB..	2
3.1	使用 48 MHz IRC 进行 USB 器件模 式时钟初始化.....	2
3.2	USB 时钟恢复错误.....	2
3.3	系统时钟.....	2
4	无晶振 USB 设置更改.....	4
5	特殊注意事项.....	4
6	扩展阅读.....	4
7	修订历史记录.....	4

成有一个 48 MHz 内部参考时钟(IRC)。该 IRC 出厂前已调整为 48 MHz,但内部时钟的频率精度可能会改变。即便通过出厂前调整,此时钟频率也会存在 $\pm 1.5\%$ 的变化。此频率变化幅度过高,无法确保 USB 正确运行。用 USB 时钟恢复电路可以解决这个问题。

2.2 USB 时钟恢复

USB 时钟恢复电路约每 1ms 监控一次 USB 主机发送的帧起始(SOF)数据包。此时钟恢复电路会将从主机到达 SOF 的实际时间与基于 IRC48M 的预期 SOF 到达时间进行比较。时钟恢复电路使用实际与预期 SOF 之间的时间差来更新 48 MHz IRC 调整值。在 USB 时钟恢复电路激活的情况下,IRC48M 将会自动调整为与 USB 主机时钟相匹配。即便 48 MHz IRC 的标称未调整精度不符合 USB 要求,只要主机时钟与内部时钟源之间匹配,USB 器件就可以正常工作。

3 将 MCU 配置为无需晶振即可使用 USB

以下章节介绍 IRC48M 和 USB 时钟恢复电路的初始化,以支持无晶振 USB 器件工作,以及如何处理 USB 时钟恢复错误和配置内核和系统时钟。

3.1 使用 48 MHz IRC 进行 USB 器件模式时钟初始化

按照以下步骤配置 USB 模块,将 48 MHz IRC 用作其时钟源,并使能时钟恢复功能。

1. 通过设置 SIM_SCGC4[USBOTG]位,使能 USB 模块的外设时钟。
2. 通过将 SIM_SOPT2[PLLFLSEL]字段设为 0x3,将 48 MHz IRC 选为可选外设时钟。
3. 将 USB 时钟源配置为使用 PLLFLSEL 字段选择的时钟,而不是通过设置 SIM_SOPT2[USBSRC]位的 USB_CLKIN 引脚选择的时钟。
4. USB 时钟通过由 SIM_CLKDIV2 寄存器控制的可编程小数分频器。此分频器的默认值为所需值除以 1,因此,无需修改此寄存器。
5. 使能 48 MHz IRC 时钟(设置 USB_CLK_RECOVER_IRC_EN[IRC_EN])。
6. 通过设置 USB_CLK_RECOVER_CTRL[CLOCK_RECOVER_EN]使能 USB 时钟恢复功能。
7. 继续执行常规的 USB 器件模式初始化。

3.2 USB 时钟恢复错误

USB 时钟恢复具有一个溢出错误位(USB_CLK_RECOVER_INT_STATUS[OVF_ERROR])。如果此位被置位,则表示时钟调谐算法无法调整 IRC48M 频率,因为所需调整超过微调限制。

在 USB 正常通信过程中,应该不会出现溢出错误。如果出现错误,则表示主机时钟和/或抵达 Kinetis 器件的 USB 信号存在严重问题。只有在下列极少数情况下,才会出现这种错误:

1. 与 USB 总线断开连接。通过清除 USB_OTGCTL[DPHIGH]或 USB_CONTROL[DPPULLUPNONOTG],终止任何队列传输,并禁用 D+引脚上的上拉功能。
2. 通过设置 USB_USBTRC0[USBRESET]复位 USB 模块和 IRC48M。
3. 重新初始化 IRC48M、USB 时钟恢复功能(按照初始化章节中的步骤)。

执行重新初始化之后,时钟恢复功能将恢复。在每次溢出之间执行以上步骤之后,如果连续三次检测到溢出条件,则表示存在灾难性错误。如果发生这种情况,则应停止尝试连接 USB。

3.3 系统时钟

在 MCU 完全没有外部时钟源的真正无晶振 USB 系统中，需要考虑为其余处理器生成内核和系统时钟。多用途时钟发生器(MCG)模块负责生成 MCGOUTCLK，后者经过由 SIM_CLKDIV1 配置的分频器，为内核/系统、总线、FlexBus 和 flash 提供时钟。

MCG 可使用以下三种内部时钟源生成 MCGOUTCLK-- IRC48M、快速时钟参考（标称为 4 MHz）和慢速时钟参考（标称为 32.768 kHz）。快速和慢速时钟参考均为 MCG 的内部时钟源，用于 MCG 内部时钟模式。尽管 IRC48M 位于 MCU 内部，但它是 MCG 模块的外部输入（作为 OSCCLK1），因此，IRC48M 用于 MCG 外部时钟模式。

下表列出了可用的内部时钟源以及能够与每个时钟源结合使用以生成内核/系统时钟的时钟模式。使用 USB 时，内核/系统时钟频率不得低于 20 MHz，因此，当 USB 连接未激活时，部分模式仅可用作低功耗选项。不包括在上列模式之间移动时使用而非长时间使用的过渡模式。

表 1. 系统无可用外部时钟源时的内核/系统时钟生成选项

使用的内部时钟源	MCG 时钟模式	MCGOUTCLK 标称频率	备注
IRC48M	PLL 外部使用 (PEE)	48 - 120 MHz	IRC48M 时钟向下分频为 2 MHz 或 4 MHz（使用 PRDIV0），以获得有效的 PLL 输入，然后再向上增加（使用 VDIV0）。
	FLL 外部使用 (FEE)	20 - 80 MHz	IRC48M 除以 1536，获得 31.25kHz FLL 输入 (FRDIV)，然后再乘以 FLL 因子 (DMX32)。
	外部旁通低功耗 (BLPE)	48 MHz	IRC48M 直接用作 MCGOUTCLK。
快速时钟参考	内部旁通低功耗 (BLPI)	4 MHz	快速时钟参考直接用作 MCGOUTCLK。
慢速时钟参考	FLL 内部使用 (FEI)	24 - 96 MHz	内部慢速时钟参考用作 FLL 输入，然后乘以 FLL 因子 (DMX32)。这是处理器的默认时钟模式。
	内部旁通低功耗 (BLPI)	32.768 kHz	慢速时钟参考直接用作 MCGOUTCLK。

注

在某些 MCU 上，如果 IRC48M 用于生成内核/系统时钟或外设时钟，则不应设置 USB_TRC0[USBRESET] 位。这将禁用 IRC48M，并会丢失内核和/或外设时钟。更多详情，请参见下一章节。

注

如果 IRC48M 用于生成内核/系统时钟，则系统时钟的频率将在发生 USB 时钟恢复调谐时变化。

注

如果系统中包括用于 RTC 的外部 32.768 kHz 晶振，则可以将 RTC 振荡器用作外部时钟源，在 FEE 或 BLPE 模式下运行。RTC 振荡器无法用作 PLL 输入，因为 PLL 所需的输入频率范围在 2-4 MHz 之间。

4 无晶振 USB 设置更改

带 1 MByte flash 的 K64、K63 和 K24 系列器件是首批内置无晶振 USB 功能的 Kinetis MCU。新款器件的设置有所改进，使得 48 MHz IRC 更独立于 USB 模块。

起初，48 MHz IRC 仅可通过设置 USB_CLK_RECOVER_IRC_EN[IRC_EN] 位使能。该位会在 USB 模块复位时随时复位，如果 IRC48M 用于生成系统时钟，可能会有问题。在新器件上，当以下任何条件为真时，将会使能 48 MHz IRC：

- USB_CLK_RECOVER_IRC_EN[IRC_EN] = 0x1
- MCG_C7[OSCSSEL] = 0x2
- SIM_SOPT2[PLLFLSEL] = 0x3

5 特殊注意事项

以下是使用 48 MHz IRC 和 USB 时钟恢复功能时需要注意的特殊情况列表：

- 在 USB 主机模式工作条件下，48 MHz IRC 不能作 USB 模块的时钟源。USB 时钟恢复电路需要来自主机的 SOF 才能工作。如果不使用 USB 时钟恢复电路，则 48 MHz IRC 的精度无法达到 USB 要求。在主机模式下使用 USB 模块时，PLL 的 8-12 MHz 外部时钟源或 48 MHz 外部时钟（直接用作 USB_CLKIN）可用作 USB 模块的时钟源。
- 当处理器处于 RUN 或 WAIT 模式时才可使用 48 MHz IRC。进入任何低功耗模式（包括 VLPR 和 VLPW）之前，应通过软件将 IRC 禁用。退出低功耗模式之后，还需通过软件重新使能 48 MHz IRC，方可再次使用。

6 扩展阅读

有关更多信息，请参阅 www.freescale.com 提供的以下文档。

- 适用器件参考手册的“时钟分配、系统集成模块(SIM)和通用串行总线全速 OTG 控制器(USBFSOTG)”章节
- 适用 Kinetis 器件的数据手册
- 通用串行总线版本 2.0 规范

7 修订历史记录

版本	日期	变化
0	03/2014	初始版本。
1	10/2014	更改了所有 Kinetis 无晶振 USB 器件的描述，而不仅仅是 K64、K63 和 K24。添加了新的章节，用于介绍设置变化情况。

How to Reach Us:

Home Page:
freescale.com

Web Support:
freescale.com/support

本文档中的信息仅供系统和软件实施方使用 Freescale 产品。本文并未明示或者暗示授予利用本文档信息进行设计或者加工集成电路的版权许可。Freescale 保留对此处任何产品进行更改的权利，恕不另行通知。

Freescale 对其产品在任何特定用途方面的适用性不做任何担保、表示或保证，也不承担因为应用程序或者使用产品或电路所产生的任何责任，明确拒绝承担包括但不限于后果性的或附带性的损害在内的所有责任。Freescale 的数据表和/或规格中所提供的“典型”参数在不同应用中可能并且确实不同，实际性能会随时间而有所变化。所有运行参数，包括“经典值”在内，必须经由客户的技术专家对每个客户的应用程序进行验证。Freescale 未转让与其专利权及其他权利相关的许可。Freescale 销售产品时遵循以下网址中包含的标准销售条款和条件：freescale.com/SalesTermsandConditions。

Freescale, the Freescale logo, and Kinetis are trademarks of Freescale Semiconductor, Inc. All other product or service names are the property of their respective owners.

© 2014 Freescale Semiconductor, Inc.

© 2014 飞思卡尔半导体有限公司